

2SA1900

エピタキシャルプレーナ形 PNP シリコントランジスタ

Epitaxial Planar PNP Silicon Transistor

中電力増幅用/Medium Power Amp.

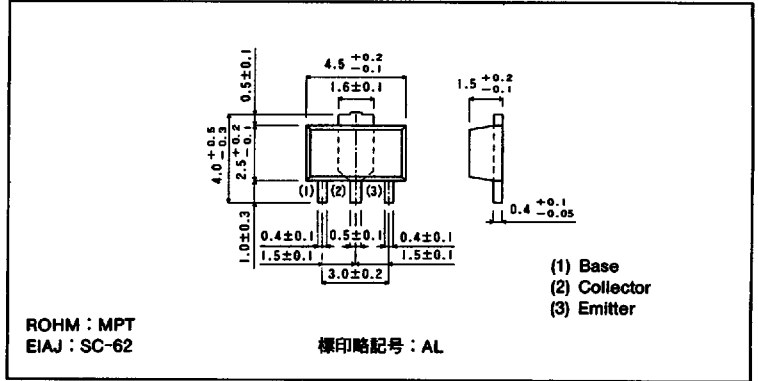
● 特長

- 1) $P_C=2W$ である (40×40×0.7mm セラミック基板使用時)。
- 2) Low $V_{CE(sat)}=-0.15V$ (Typ.)
($I_C/I_B=-500mA/-50mA$)
- 3) 2SC5053 とコンプリである。

● Features

- 1) $P_C=2W$ (40×40×0.7mm ceramic substrate used)
- 2) Low collector saturation voltage:
 $V_{CE(sat)}=-0.15V$ (Typ.)
($I_C/I_B=-500mA/-50mA$)
- 3) Complementary pair with 2SC5053.

● 外形寸法図/Dimensions (Unit : mm)

● 絶対最大定格/Absolute Maximum Ratings ($T_a=25^\circ C$)

Parameter	Symbol	Limits	Unit
コレクタ・ベース間電圧	V_{CBO}	-60	V
コレクタ・エミッタ間電圧	V_{CEO}	-50	V
エミッタ・ベース間電圧	V_{EBO}	-5	V
コレクタ電流	I_C	-1	A
		-2	A (Pulse)*1
コレクタ損失	P_C	0.5	W
		2	W*2
接合部温度	T_j	150	$^\circ C$
保存温度範囲	T_{stg}	-55~150	$^\circ C$

*1 $P_W=20ms, Duty=1/2$,

*2 40×40×0.7mm セラミック基板使用時

● 電気的特性/Electrical Characteristics ($T_a=25^\circ C$)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
コレクタ・ベース降伏電圧	BV_{CBO}	-60	-	-	V	$I_C=-50\mu A$
コレクタ・エミッタ降伏電圧	BV_{CEO}	-50	-	-	V	$I_C=-1mA$
エミッタ・ベース降伏電圧	BV_{EBO}	-5	-	-	V	$I_E=-50\mu A$
コレクタシャ断電流	I_{CBO}	-	-	-0.1	μA	$V_{CB}=-40V$
エミッタシャ断電流	I_{EBO}	-	-	-0.5	μA	$V_{EB}=-4V$
直流電流増幅率	h_{FE}	82	-	390	-	$V_{CE}/I_C=-3V/-500mA^*$
コレクタ・エミッタ飽和電圧	$V_{CE(sat)}$	-	-	-0.4	V	$I_C/I_B=-500mA/-50mA$
利得帯域幅積	f_T	-	150	-	MHz	$V_{CE}=-5V, I_E=50mA, f=100MHz$
コレクタ出力容量	C_{ob}	-	20	-	pF	$V_{CB}=-10V, I_E=0A, f=1MHz$

* パルス測定

 h_{FE} の値により下表のように分類します。

Item	P	Q	R
h_{FE}	82~180	120~270	180~390

● 標準品・準標準品一覧表 (◎:標準品 ○:準標準品)

Type	hFE	包装名	テーピング	
		記号	T100	T101
		基本発注単位(個)	1000	1000
2SA1900	P		○	○
	Q		◎	◎
	R		○	○

● 電気的特性曲線 / Electrical Characteristic Curves

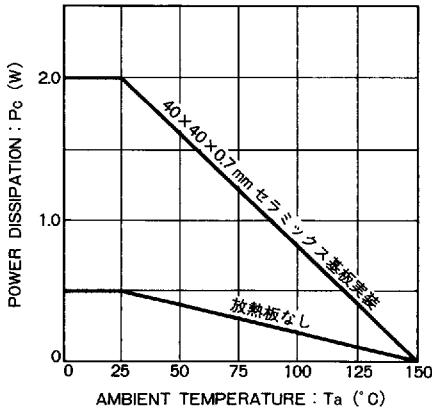


Fig.1 電力軽減曲線

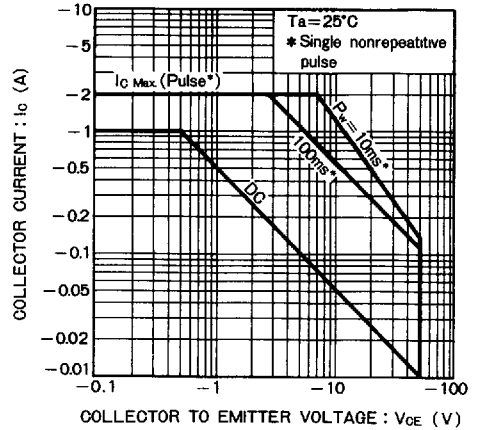


Fig.2 安全動作領域

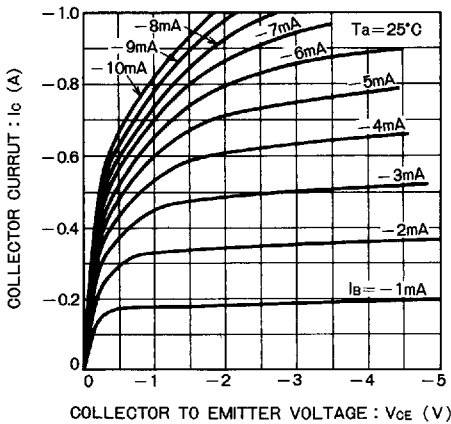


Fig.3 エミッタ接地出力静特性

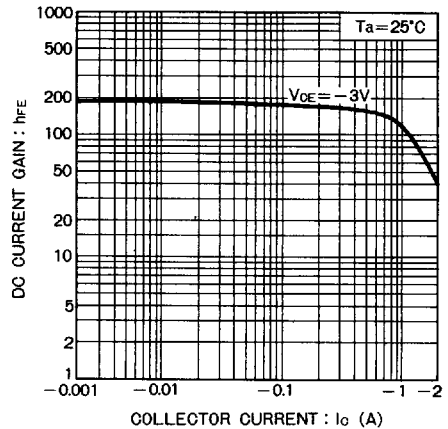


Fig.4 直流電流増幅率-コレクタ電流特性

トランジスタ
2SAタイプ

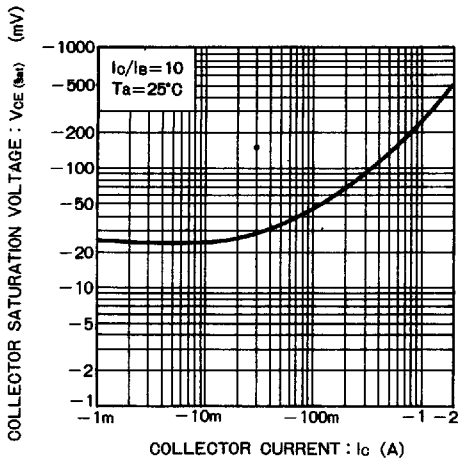


Fig.5 コレクタ・エミッタ飽和電圧-コレクタ電流特性

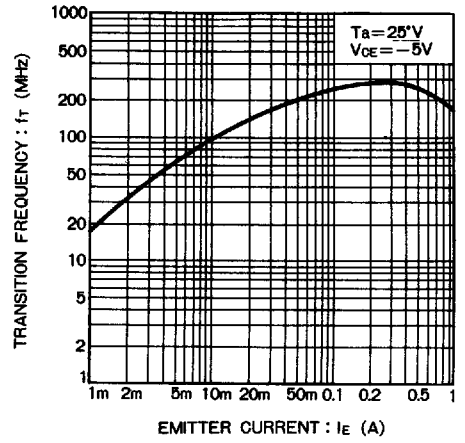


Fig.6 利得帯域幅積-コレクタ電流特性

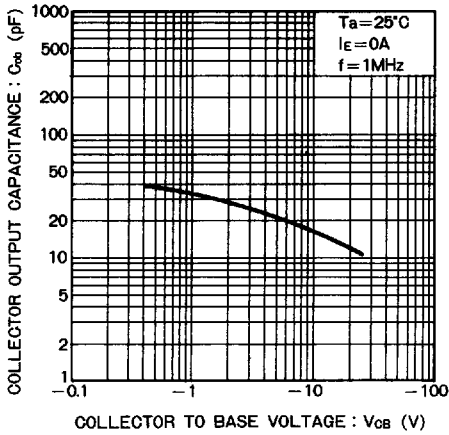


Fig.7 コレクタ出力容量-コレクタ・ベース電圧特性